



目录

1. 器件驱动可靠性

- 1.1 米勒电容对GaN驱动可靠性影响
- 1.2 源极寄生感对GaN驱动可靠性影响
- 1.3 上管硬开对下管驱动可靠性影响
- 1.4 驱动环路的影响
- 1.5 如何提高驱动可靠性

2. 漏源电压应力

- 2.1 环路寄生和漏感引起Vds应力增加
- 2.2 降低开关器件Vds应力

3. EMI和热

- 3.1 影响EMI的因素
- 3.2 影响器件温升的因素
- 3.3 CoreGaN使用中如何优化EMI和热

4. CoreGaN驱动设计

- 4.1 增强型CoreGaN驱动设计
- 4.2 耗尽型级联CoreGaN驱动设计

1. 器件驱动可靠性

1.1 米勒电容对GaN驱动可靠性影响

在开关器件关断沿，器件的漏源电压 V_{ds} 上升，器件D端电流 I_d 流入米勒电容 C_{gd} ， C_{gd} 两端电压上升。流过米勒电容的电流 I_{cgd} 通过驱动电阻和驱动IC Sink到地，该电流大小：

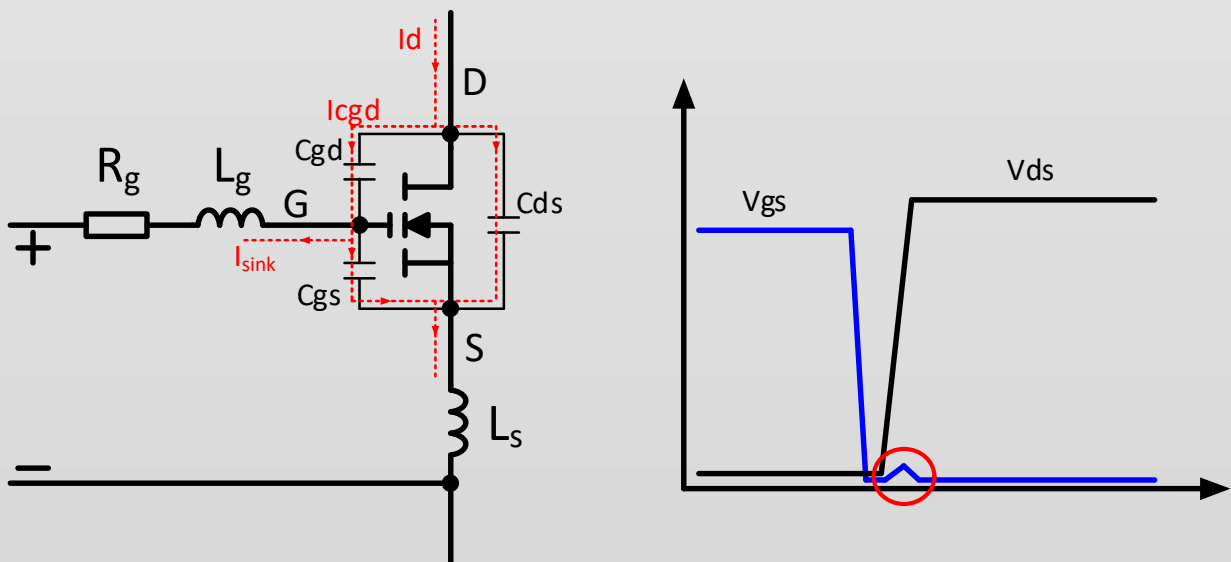
$$I_{cgd} = C_{gd} * \frac{dV_{ds}}{dt}$$

器件关断沿的 dV_{ds}/dt 由器件的关断速度和负载电流决定，在高开关速度、高频和负载电流较大的工况下， I_{cgd} 较大。

电流 I_{cgd} 通过器件的关断电阻 $R_{g(off)}$ 、驱动环路寄生 L_g 、驱动IC的Pin脚流到地，在 $R_{g(off)}$ 较大、 L_g 较大、驱动IC Sink电流能力较小的情况下， I_{cgd} 中的部分电流会流入 C_{gs} 电容，导致器件栅源电压 V_{gs} 出现尖峰。

$$\Delta V_{gs} = \frac{1}{C_{gs}} \int (I_{cgd} - I_{sink}) dt$$

该尖峰电压有可能触发器件误开通甚至桥臂直通，导致器件驱动可靠性问题；另外也会增加器件的开关损耗以及造成驱动环路的振铃从而恶化系统EMI。



1. 器件驱动可靠性

1.2 源极寄生感对GaN驱动可靠性影响

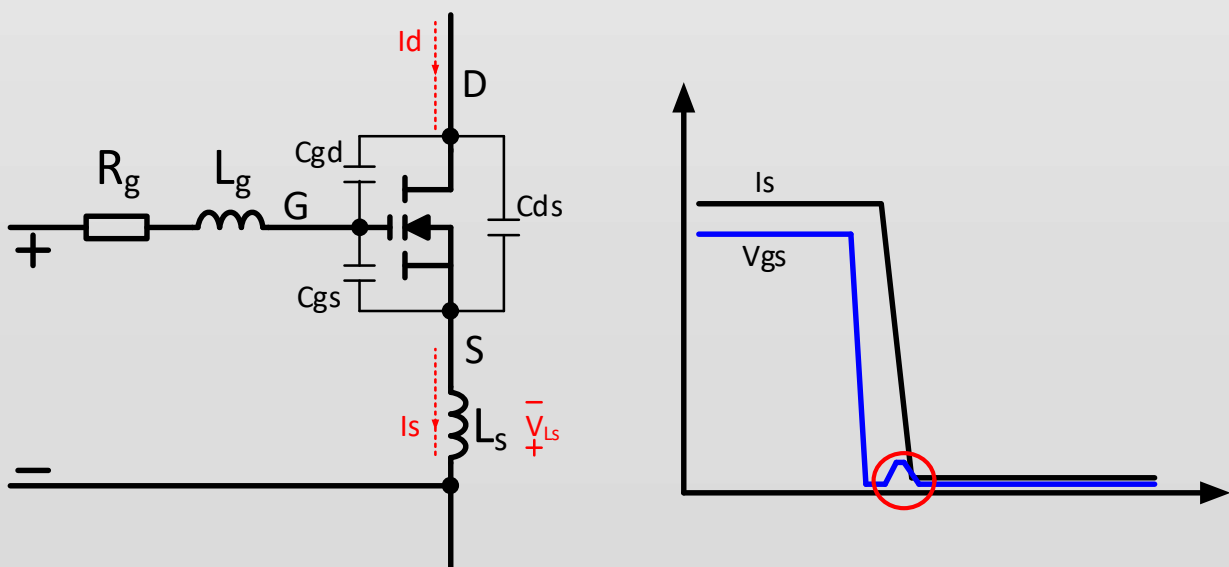
在实际电路中，开关管的源端不可避免存在一些寄生感 L_s ，主要包括开关器件的封装和Pin脚寄生感、电路PCB走线的寄生感、Sense电阻的ESL等。在开关器件关断沿，器件的电流 I_s 快速降到0， L_s 上的 di/dt 会产生负电压 V_{L_s} ，该电压大小为：

$$V_{L_s} = L_s * \frac{dI_s}{dt}$$

寄生感电压 V_{L_s} 通过驱动环路耦合到器件的栅极，导致器件栅源电压 V_{gs} 出现尖峰。

$$\Delta V_{gs} = -V_{L_s} = -L_s * \frac{dI_s}{dt}$$

该尖峰电压也可能触发器件误开通甚至桥臂直通，导致器件驱动可靠性问题；另外也会增加器件的开关损耗以及造成驱动环路的振铃从而恶化系统EMI。



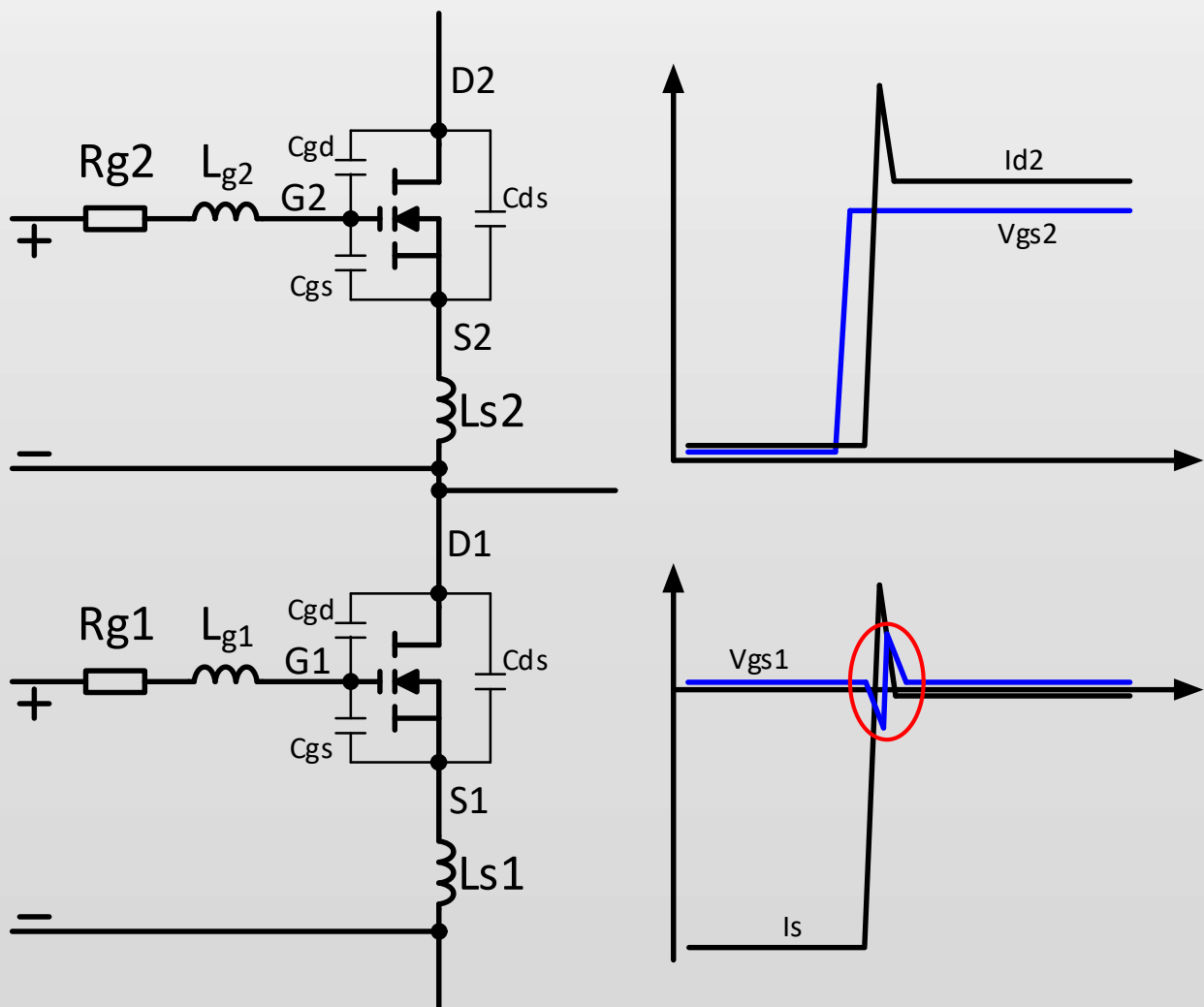
1. 器件驱动可靠性

1.3 上管硬开对下管驱动可靠性影响

在桥式结构(例如Sync. Buck)拓扑中, 上管是硬开通, 在其开通时间内, 由于下管的 Q_{oss} 以及 Q_{rr} 等因素, 上管的 I_d 会有很大的尖峰电流, 该尖峰电流流向下管, 提供下管的反向恢复电荷以及使下管的 V_{ds} 迅速上升至 V_{bus} , 而该电流在下管的寄生感 L_{s1} 上会产生尖峰电压:

$$V_{Ls} = L_{s1} * \frac{dI_{d2}}{dt}$$

寄生感电压 V_{Ls} 通过驱动环路耦合到器件的栅极, 导致器件栅源电压 V_{gs1} 出现尖峰, 触发下管误开通甚至桥臂直通。

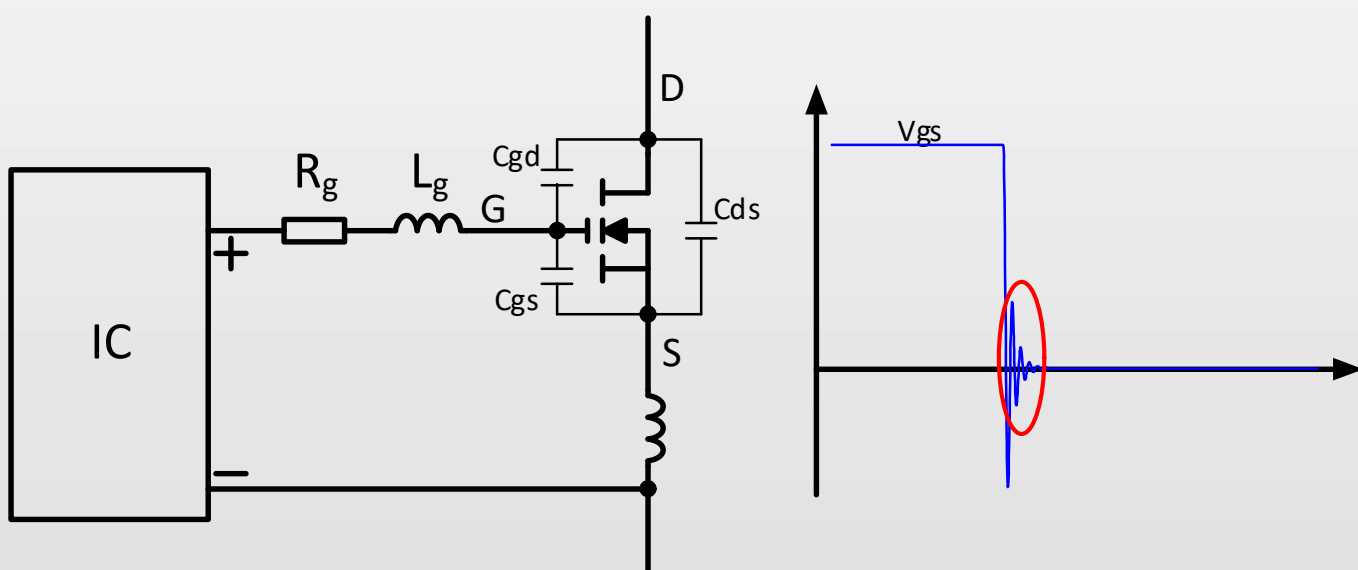


1. 器件驱动可靠性

1.4 驱动环路的影响

实际的驱动电路中，PCB布线和环路本身都存在寄生感，寄生感、驱动电阻和开关器件 C_{iss} 组成了RLC振荡电路。在驱动(控制)IC的输出信号的上升和下降沿，驱动环路的RLC电路都会存在振荡。

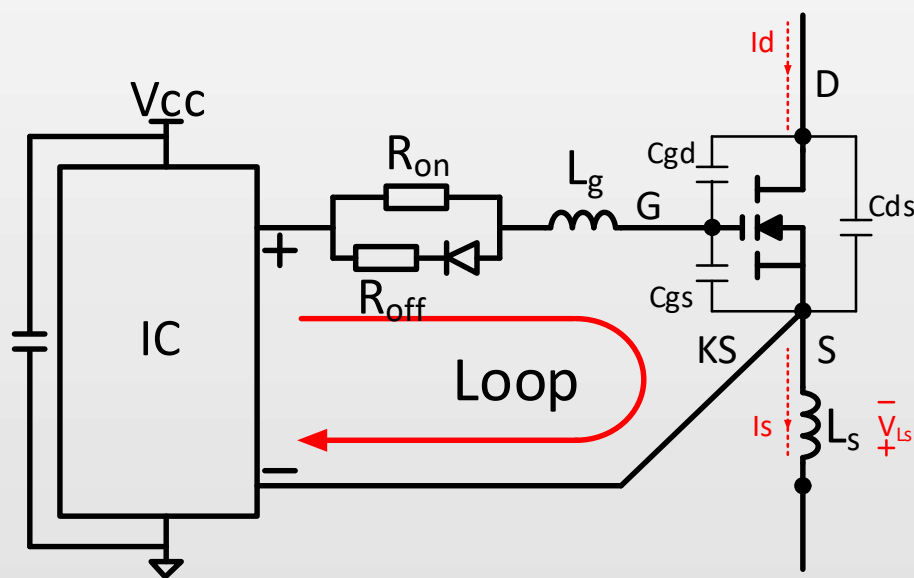
特别的，器件关断时，驱动信号下降沿的振荡产生的尖峰电压和振铃，可能触发器件误开通，增加器件的开关损耗以及恶化系统EMI。



1. 器件驱动可靠性

1.5 如何提高驱动可靠性

1. 优化驱动环路PCB Layout，驱动IC尽量靠近开关管，减小驱动环路面积和寄生感，从而降低驱动振荡；
2. 驱动地使用开关管的Kelvin Source引脚，避免功率回路di/dt通过功率器件的源极寄生感 L_s 耦合到驱动回路；
3. 驱动(控制)IC的解耦电容尽量靠近IC的位置；
4. 开关器件S端 R_{cs} 尽量靠近器件的位置，减少源极寄生感；



5. 另外，在器件方面，能华推出CoreGaN系列产品中，E-mode GaN的阈值电压为 $V_{th}=2.5V$ ，Cascode GaN的阈值电压为 $V_{th}=4V$ (中大功率)、 $V_{th}=2V$ (小功率)，基本达到或者接近高压Si MOSFET的阈值电压(3-4V)，从而在器件本体上就大大降低GaN门极误触发开通的可能性，大大提高了产品的驱动可靠性。

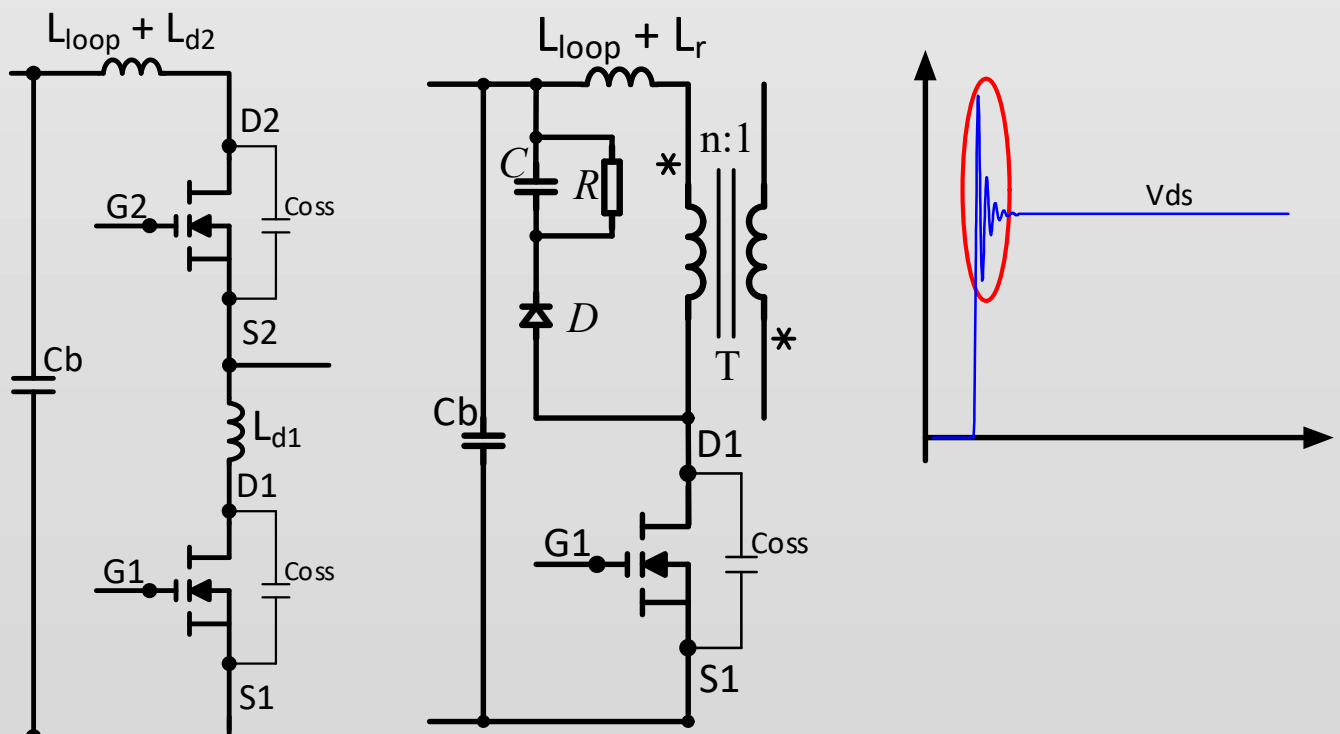
2. 漏源电压应力

2.1 环路寄生和漏感引起Vds应力增加

在设计开关电源电路时，器件选型都会考虑DS电压应力，一般应用中的平台电压应力在器件的额定电压85%以内(不同应用降额比例稍有不同)。但是在实际电路中，器件的DS会存在较多的尖峰电压。

在开关器件功率环路中存在较多寄生电感，这些寄生感会在器件的开关沿造成Ringing，这会增加器件的漏源电压应力。例如半桥硬开关(CCM Buck)中，上管硬开通过程中，下管的Vds会出现较大的尖峰电压，而在上管关断过程中，上管的Vds也会出现一些电压尖峰。这些尖峰电压主要是由开关过程环路寄生感与器件结电容Coss振荡产生的。同时也会恶化系统EMI。

磁性元件存在漏感，漏感也会引起开关器件的Vds应力增加，例如QR反激应用中，功率器件关断时，变压器的漏感的能量会和器件结电容振荡，产生电压尖峰，增加器件的Vds应力。





2. 漏源电压应力

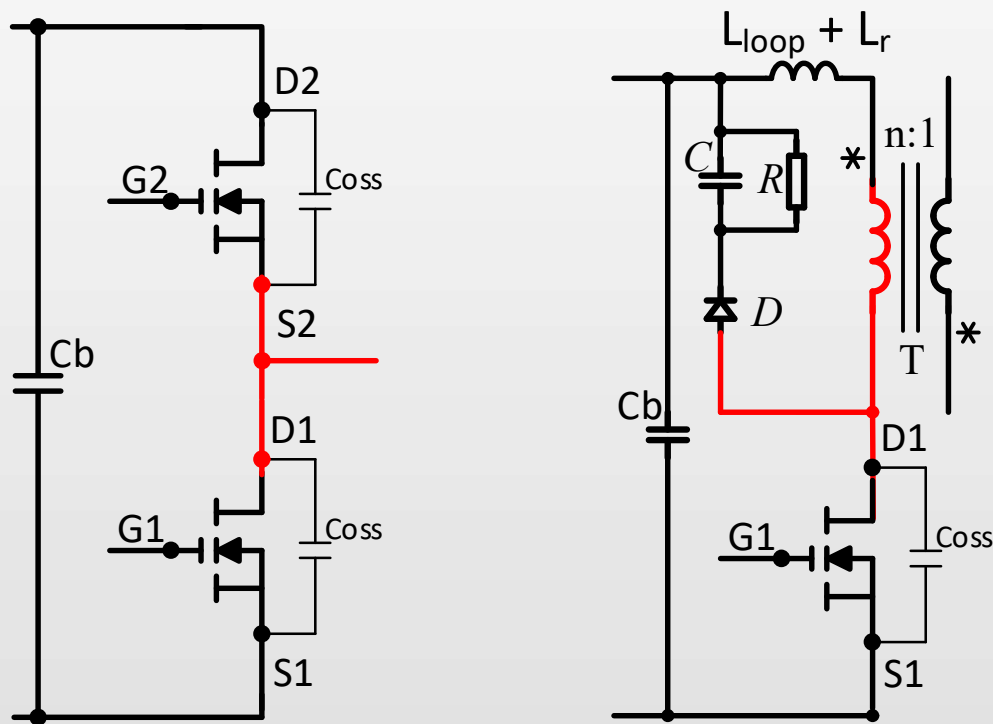
2.2 降低开关器件Vds应力

1. 在反激应用中，尽量减小变压器的漏感；
2. 尽量减小主功率环路面积，从而降低环路等效电感以及PCB线路的寄生感；BUS正负母线走线尽量短而粗。
3. 在开关器件的DS之间增加吸收电路，可以吸收Vds电压尖峰；
4. 在开关频率不高的应用中(例如QR反激)，可以适当增加器件关断电阻Roff，降低关断速度，从而减小器件漏源电压应力和改善系统EMI。CoreGaN系列器件，在PD快充产品方案中，E-mode GaN推荐使用47ohm左右Roff，Cascode GaN推荐使用20ohm左右Roff。

3. EMI和热

3.1 影响EMI的因素

如前所述，开关器件的开通关断过程导致驱动环路和主功率环路 di/dt 、 dv/dt 以及振荡等是影响EMI的因素。另一方面，整个系统中存在的高频高压动点、走线和面积以及磁性器件也是影响系统EMI的重要因素。例如桥臂中点、开关管的D/S端、变压器的线圈绕组、变压器磁场泄露等。



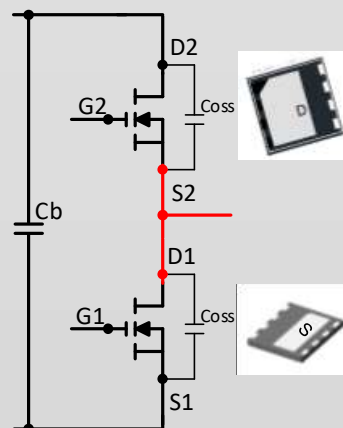
3.2 影响器件温升的主要因素

器件的温升主要受器件的功耗和热阻决定。器件功耗主要包括开通损耗、关断损耗、通态损耗和反向续流损耗，影响这些损耗的主要因素有器件的自身参数($R_{on}/Q_{oss}/R_g/Q_g$ 等)、驱动(控制)IC的能力、驱动电路参数等。热阻主要受器件的封装形式、PCB布局和布线以及系统散热方式决定。

3. EMI和热

3.3 CoreGaN使用中如何优化EMI和热

1. 前述降低驱动Ringing和Vds电压尖峰的方法，例如采用Kelvin Source接线、器件DS之间加吸收电路、降低变压器漏感、优化驱动和主功率回路的PCB Layout等都会对优化EMI有一定作用。
2. 尽量减少高频高压动点面积。
3. 变压器增加屏蔽绕组，改善变压器的EMI。
4. 信号线不要靠近系统中高压高频动点以及变压器的漏磁位置。
5. 在开通损耗影响不大的中低频应用中，可以适当降低开通速度，例如QR快充中，CoreGaN的E-mode器件推荐使用300ohm左右的Ron，Cascode器件推荐使用47ohm左右的Ron。
6. 适当增加开关器件的大散热焊盘下的PCB面积，散热焊盘下方留一些散热通孔。
7. 在有反向续流功耗的应用中，尽量避免使用负压关断驱动方案，减小反向续流损耗。
8. 在器件方面，能华独特的Br. GaN能有效解决桥式应用的EMI和热的问题。Br. GaN采用上管大焊盘D的封装和下管大焊盘S的封装，这样能大大增加器件散热面积(上管高压母线、下管地线)，同时又不会增加高频高压动点面积(桥臂中点都是很小的Pad)。

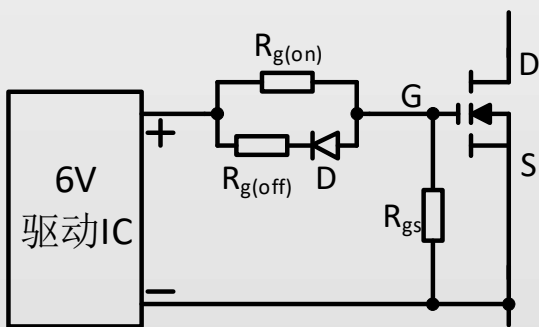


4. CoreGaN 驱动设计

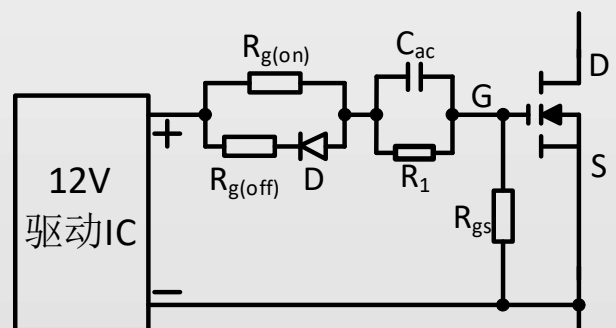
4.1 增强型CoreGaN驱动设计

对于增强型CoreGaN，其驱动电压范围比较窄（ $-7V \sim +7V$ ），余量比较小（ $1V$ 左右），因此一般需要专业的驱动IC来驱动它，为了匹配增强型GaN的驱动，很多专业厂商提供专门的 $6V$ 驱动IC，如下图 $6V$ 驱动电路。

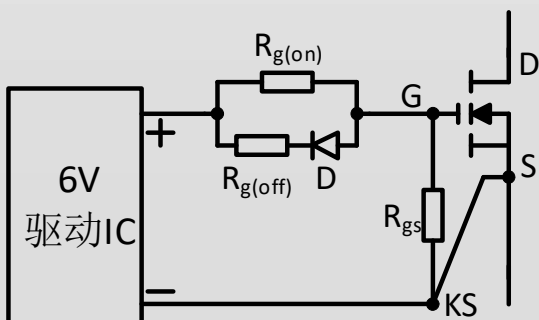
也可以使用传统SI MOSFET的 $12V$ 驱动IC来驱动增强型IC，但是驱动电路比较负载，需要通过RC电路来对 $12V$ 电平来进行分压，另外需要通过Zener二极管来把增强型栅源之间的电压钳在 $6V$ 左右，使其栅源电压不至于超过 $7V$ 而使得栅极受损。



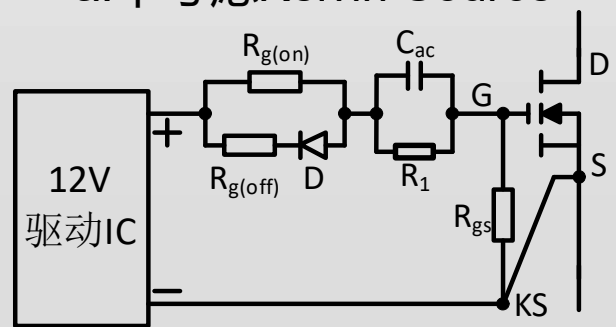
a. 不考虑Kelvin Source



a. 不考虑Kelvin Source



b. 考虑Kelvin Source



b. 考虑Kelvin Source

6V直驱

12V驱动

4. CoreGaN 驱动设计

4.2 耗尽型级联CoreGaN驱动设计

驱动过程中开通电阻 $R_{g(on)}$ 和关断电阻 $R_{g(off)}$ 通过反向二极管与关断电阻并联而分开, 分别调节开通速度和关断速度; 高频磁珠FB是用来阻止高频噪音进入驱动电路进而影响逻辑动作。

